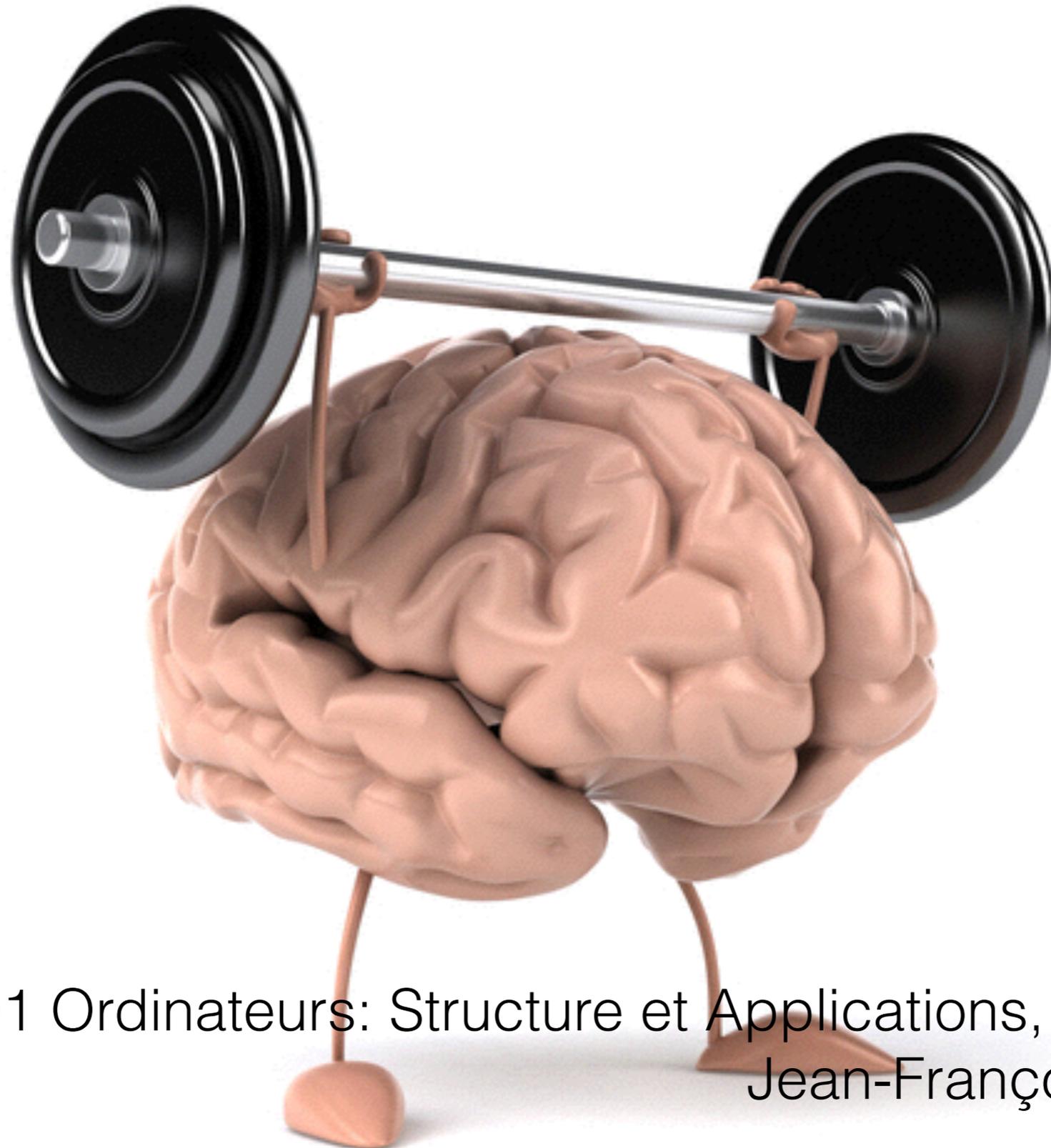


Révision mi-session



GIF-1001 Ordinateurs: Structure et Applications, Hiver 2017
Jean-François Lalonde

Examen mi-session — logistique

- mardi 28 février de 14h30 à 17h20
- Nous diviserons le groupe en **trois** selon vos noms de famille:
 - **VCH-3880**: «Acheche» à «Laflamme»
 - **PLT-2548**: «Lafontaine» à «Matteau»
 - **PLT-2551**: «Mayrand» à «Zerrad»
- Vous devez impérativement vous rendre au bon local!

Contenu de l'examen

- ~20% représentation des nombres
- ~20% structure d'un ordinateur
- ~45% assembleur
- ~15% questions générales diverses

Stratégies *avant* l'examen

- Dans les jours précédant l'examen:
 - DORMIR
 - Étude:
 - exercices facultatifs, exercices faits en classe
 - examens des années précédentes
 - lecture: notes de cours, livre
 - objectifs du cours (sur le site web)
- Dans les heures précédant l'examen:
 - Alimentation adéquate (attention au «sugar crash»)
 - Économisez votre énergie intellectuelle
 - Détente

Stratégies *durant* l'examen

- *Avant* de commencer:
 - Compter les pages
 - Arracher la feuille des annexes pour un accès facile
 - Survoler l'examen et classer les questions selon leur difficulté/temps
- *Après* avoir commencé:
 - Commencer par les questions les plus faciles!
 - Bloqué? Sauter la question et prenez note d'y revenir
 - Ne pas oublier de respirer

Après l'examen...

- Il y aura un cours (et un atelier) le 3 mars!

Format des nombres

- 4 Points Hyper Importants à Retenir™

Raccourci	Explication
tout en binaire	Dans un ordinateur, tout, absolument tout, est stocké en format binaire.
# de bits prédéterminé	On utilise un nombre fini et pré-déterminé de bits pour représenter de l'information.
hexadécimal = binaire	L'hexadécimal est une façon plus compacte de représenter du binaire.
besoin d'une recette	À priori, nous ne pouvons savoir ce qu'une chaîne binaire signifie, il nous faut une « recette ».

- Exemples de « recettes »:
 - complément-2 (nombres entiers signés)
 - IEEE 754 (nombres rationnels)
 - ASCII (chaîne de caractères)

Questions

- En complément-2 sur 4 bits:
 - quelles sont les valeurs minimales et maximales pouvant être représentées?
 - -8 à 7
 - $6+3=?$
 - $0110 + 0011 = 1001$, donc -7. Les bits de signe sont différents, donc il y a débordement.
- Exprimez la chaîne de bits suivante en hexadécimal: 01101001
 - 0x69
- Exprimez la chaîne de bits suivante en binaire: 0xA3
 - 10100011

Mémoires & bus

- 2 nombres importants:
 - taille des mots (bus de **données**)
 - nombre de mots (bus **d'adresses**)

mémoire de 2^{16} adresses

Adresse	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	b ₀
0x0000								
0x0001								
0x0002								
0x0003								
0x0004								
0x0005								
0x0006								
0x0007								
0x0008								
0x0009								
0x0010								
0x0011								
0x0012								
0x0013								
0x0014								
0x0015								
...								
...								
0xFFFF								

taille des mots = 8 bits = 1 octet

Structure interne

- Composantes principales: ALU, CCU, mémoires
- Cycle d'instructions?
 - fetch, decode, execute!
- Bus
 - Quels sont les 3 différents types?
 - À quoi sert un décodeur d'adresses?

Adressage

- En « memory-mapped », on adresse tous les périphériques de la même façon
 - on utilise une **adresse** (ex: TP1)
- En « port-mapped », on adresse les périphériques différemment de la mémoire
 - on utilise une **instruction** spécialisée (ex: )

Questions

- Combien de mots en mémoire puis-je adresser si le bus de données et d'adresse ont tous deux 32 bits?
 - 2^{32}
- Un système « memory-mapped » possède un bus d'adresse de 16 bits. Les 4 bits les plus significatifs (MSB) sont utilisés pour le décodeur d'adresse. Combien de périphériques différents puis-je adresser?
 - $2^4 = 16$
- Ce même système possède une mémoire RAM. Si cette mémoire stocke des mots de 8 bits, quelle est la taille maximale de cette mémoire, en kilo-octets?
 - $16 - 4 = 12$ bits d'adresses parviennent à la mémoire
 - $2^{12} \times 8 \text{ bits} = 2^{12} \times 1 \text{ octet} = 2^{12} \text{ octets} = 2^2 \times 2^{10} \text{ octets} = 4 \text{ Ko}$

Intro à l'assembleur

- MOV vs LDR/STR
 - MOV = registres
 - LDR/STR = mémoire
- Instruction = binaire
 - Une autre recette!
 - Opcode, arguments
- Instruction = séquence de micro-instructions
 - Utilise le matériel pour exécuter les instructions

Questions

- Quel est l'équivalent binaire de ce programme?
Écrivez votre réponse en hexadécimal.

Adresse	Instruction
0x0	MOV R0, #0x71
0x1	LDR R1, [R0]
0x2	JZE R1, #0x5
0x3	SUB R1, #0x1
0x4	MOV PC, #0x2
0x5	STR R1, [R0]

0x4071
0x8100
0xF105
0x6101
0x8F02
0x9100

Jeu d'instructions, PC = F

Mnémonique	Opcode	Description
MOV Rd, Rs	0000	Écriture de la valeur du registre Rs dans le registre Rd
MOV Rd, Const	0100	Écriture d'une constante dans le registre Rd
ADD Rd, Rs	0001	Addition des valeurs des registres Rd et Rs et insertion du résultat dans le registre Rd
ADD Rd, Const	0101	Addition de la valeur du registre Rd avec une constante et insertion du résultat dans Rd
SUB Rd, Rs	0010	Soustraction de la valeur Rs à l'intérieur de registre Rd.
SUB Rd, Const	0110	Soustraction d'une constante à l'intérieur du registre Rd
LDR Rd, [Rs]	1000	Chargement d'une valeur se trouvant à l'adresse Rs de l'ordinateur dans un registre.
STR Rd, [Rs]	1001	Écriture de la valeur d'un registre à l'adresse Rs de l'ordinateur.
JZE Rc, Const	1111	Saut à l'instruction située à l'adresse identifiée par la constante, mais seulement si Rc = 0 (sinon, cette instruction n'a aucun effet).
JZE Rc, Rs	1011	Saut à l'instruction située à l'adresse Rs seulement si Rc = 0 (sinon, cette instruction n'a aucun effet).

Format des instructions

Opcode	Argument 1	Argument 2
4 bits	4 bits	8 bits

Questions

- Qu'est-ce que ce programme fait?

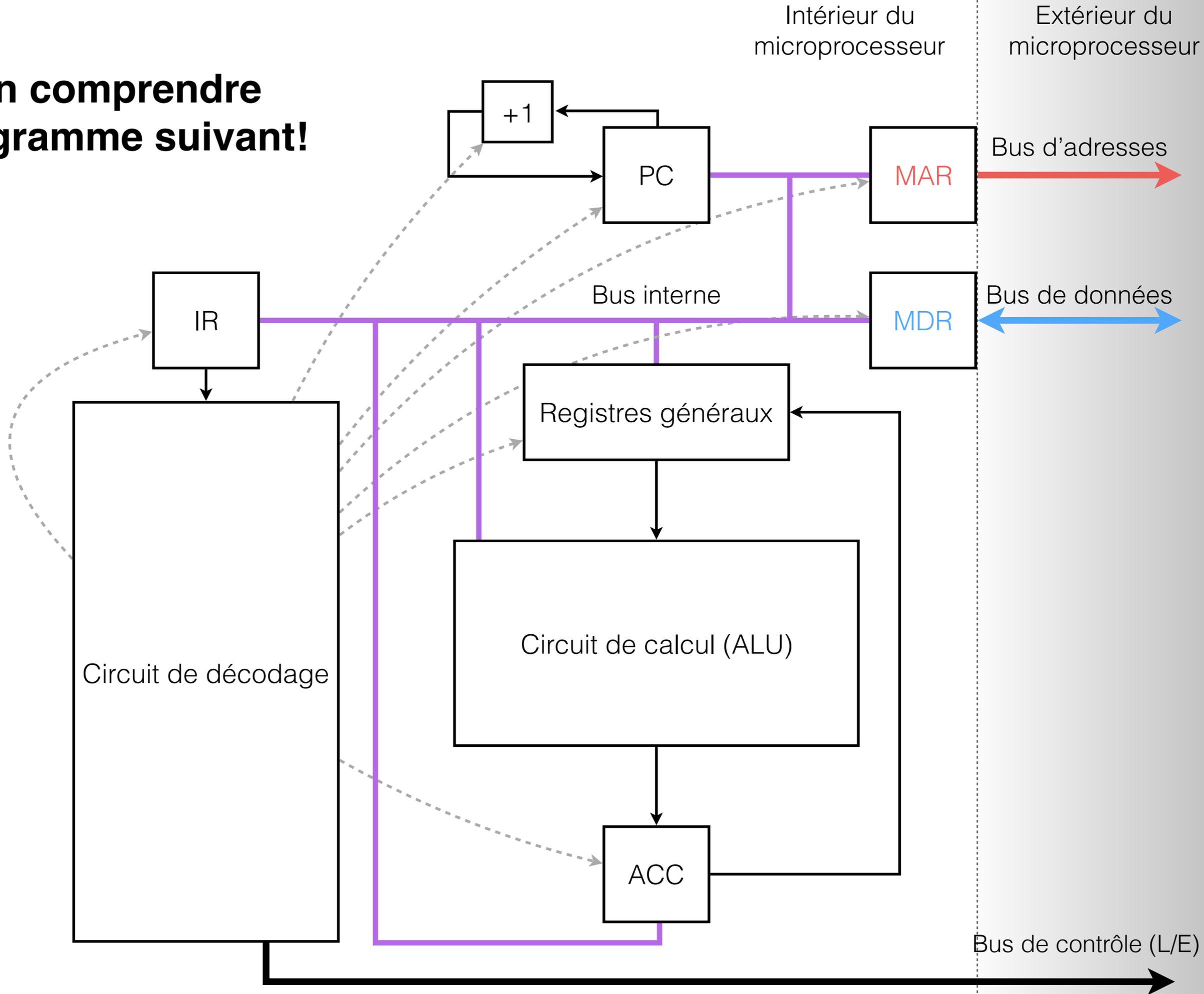
Adresse	Instruction
0x0	MOV R0, #0x71
0x1	LDR R1, [R0]
0x2	JZE R1, #0x5
0x3	SUB R1, #0x1
0x4	MOV PC, #0x2
0x5	STR R1, [R0]

Jeu d'instructions

Mnémonique	Opcode	Description
MOV Rd, Rs	0000	Écriture de la valeur du registre Rs dans le registre Rd
MOV Rd, Const	0100	Écriture d'une constante dans le registre Rd
ADD Rd, Rs	0001	Addition des valeurs des registres Rd et Rs et insertion du résultat dans le registre Rd
ADD Rd, Const	0101	Addition de la valeur du registre Rd avec une constante et insertion du résultat dans Rd
SUB Rd, Rs	0010	Soustraction de la valeur Rs à l'intérieur de registre Rd.
SUB Rd, Const	0110	Soustraction d'une constante à l'intérieur du registre Rd
LDR Rd, [Rs]	1000	Chargement d'une valeur se trouvant à l'adresse Rs de l'ordinateur dans un registre.
STR Rd, [Rs]	1001	Écriture de la valeur d'un registre à l'adresse Rs de l'ordinateur.
JZE Rc, Const	1111	Saut à l'instruction située à l'adresse identifiée par la constante, mais seulement si Rc = 0 (sinon, cette instruction n'a aucun effet).
JZE Rc, Rs	1011	Saut à l'instruction située à l'adresse Rs seulement si Rc = 0 (sinon, cette instruction n'a aucun effet).

- Ce programme:
 - lit la valeur à l'adresse 0x71
 - il la décrémente jusqu'à temps qu'elle atteigne la valeur de 0
 - il stocke le résultat (0) à la même adresse

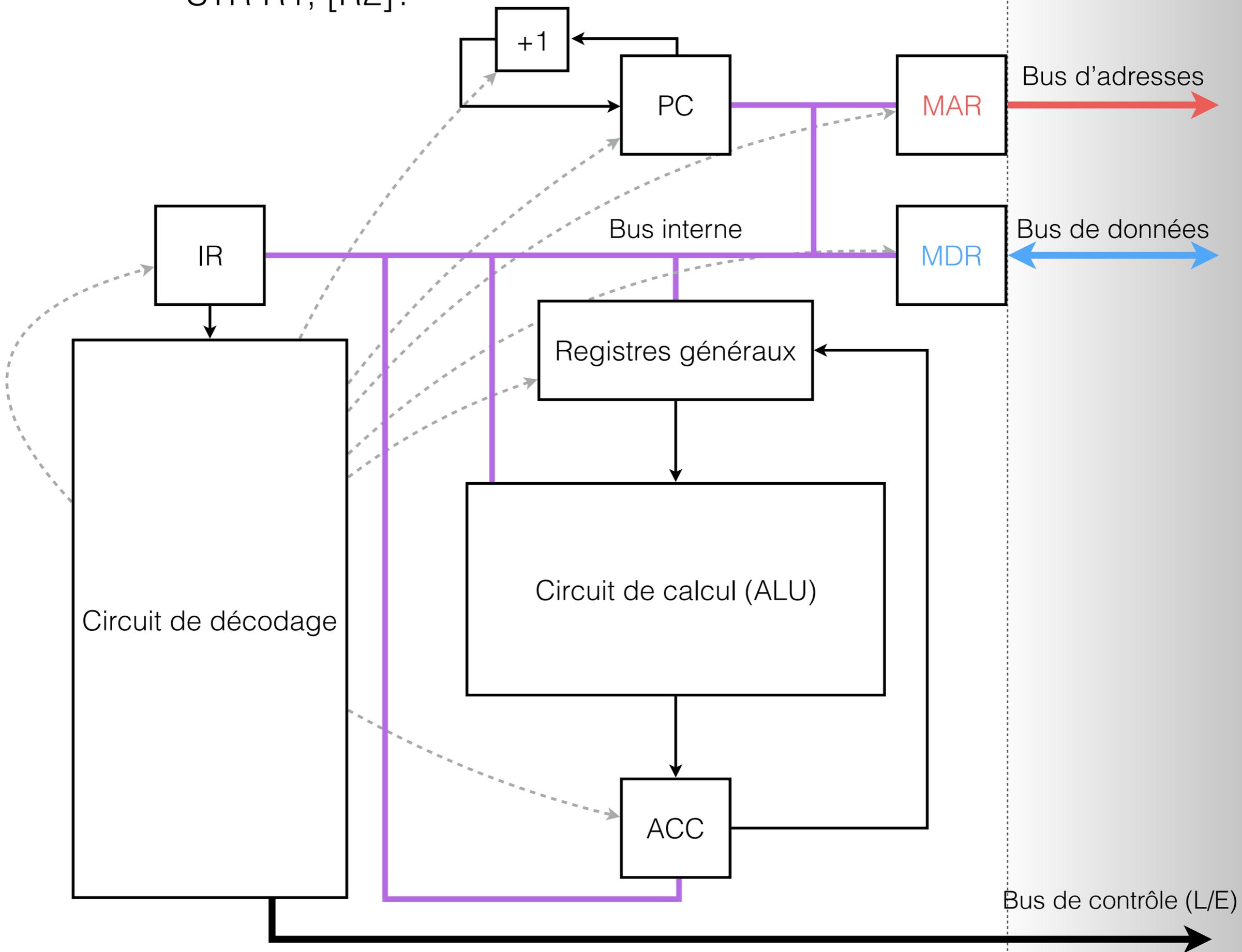
Bien comprendre le diagramme suivant!



Quelles sont les étapes nécessaires pour lire et exécuter STR R1, [R2]?

Intérieur du microprocesseur

Extérieur du microprocesseur



STR R1, [R2]

- Fetch
 - $MAR \leftarrow PC$, bus contrôle en lecture
 - $IR \leftarrow MDR$
 - $PC \leftarrow PC + 1$
- Decode + execute
 - $MAR \leftarrow R2$
 - $MDR \leftarrow R1$, bus contrôle en écriture

ARM

- Connaître les éléments de base de l'architecture ARM
 - Taille des instructions?
 - Nombre de registres?
 - RISC ou CISC?
 - Structure de la mémoire et impact sur PC
 - à chaque instruction, $PC = PC + 4$
 - PC pointe à l'adresse de l'instruction exécutée **+ 8** (donc 2 instructions plus loin)

Assembleur ARM

- Être capable de **comprendre** des programmes simples
- Comprendre le fonctionnement des instructions et des codes de condition
- Être capable **d'écrire** des programmes simples
- E.g. valeur absolue, "if/else", appel de fonction simple

Mnémonique	Description
ADD Rd, Rs, Op1	Rd = Rs + Op1
ADC Rd, Rs, Op1	Rd = Rs + Op1 + Carry
AND Rd, Rs, Op1	Rd = Rs AND Op1
ASR Rd, Rs, #imm	Rd = Rs / 2 ^{imm}
Bcc Offset	PC = PC + Offset, si cc est rencontré
BLcc Offset	Comme B, LR = Adr. de l'instr. suivante
CMP Rs, Op1	Change les drapeaux comme Rs-Op1
LDR Rd, [Rs, Op2]	Rd = Mem[Rs + Op2]
LDR Rd, [Rs], Op2	Rd = Mem[Rs], Rs = Rs + Op2
LDR Rd, [Rs, Op2]!	Rs = Rs + Op2, Rd = Mem[Rs]
LSL Rd, Rs, #imm	Rd = Rs x 2 ^{imm}
MUL Rd, Rs, Op1	Rd = Rs x Op1
MVN Rd, Op1	Rd = !Op1 (inverse les bits)
POP {Reg List}	Met la liste de registres sur la pile
PUSH {Reg List}	Met la liste de registres sur la pile
SBC Rd, Rs, Op1	Rd = Rs - Op1 - C
STR Rd, [Rs, Op2]	Mem[Rs + Op2] = Rd
STR Rd, [Rs], Op2	Mem[Rs] = Rd, Rs = Rs + Op2
STR Rd, [Rs, Op2]!	Rs = Rs + Op2, Mem[Rs] = Rd
SUB Rd, Rs, Op1	Rd = Rs - Op1

Mnémonique	Condition	Mnémonique	Condition
CS	Carry Set	CC	Carry Clear
EQ	Equal (Zero Set)	NE	Not Equal (Zero Clear)
VS	Overflow Set	VC	Overflow Clear
GT	Greater Than	LT	Less Than
GE	Greater Than or Equal	LE	Less Than or Equal
PL	Plus (Positive)	MI	Minus (Negative)
HI	Higher Than	LO	Lower Than
HS	Higher or Same	LS	Lower or Same

Assembleur ARM

Écrivez un programme qui compare les deux éléments du tableau `monTableau`, et qui écrit la valeur maximale dans `monResultat`.

```
SECTION INTVEC

B main

SECTION CODE

monTableau DC32 0x123, 0x456

main

; écrivez votre code ici

B main

SECTION DATA
monResultat DS32 1
```

Assembleur ARM — solution

```
SECTION INTVEC

B main

SECTION CODE

monTableau DC32 0x123, 0x456

main

LDR R0, =monTableau
LDR R5, =monResultat

; chargeons les éléments du tableau dans R1 et R2
LDR R1, [R0], #4
LDR R2, [R0]

; comparons et stockons la valeur maximale
CMP R1, R2
STRGT R1, [R5] ; si R1 > R2
STRLE R2, [R5] ; sinon (R2 >= R1)

B main

SECTION DATA

monResultat DS32 1
```

Assembleur ARM

Décrivez, en une seule phrase, ce que fait le programme suivant.

```
fonction
; R0 contient le premier paramètre
; R1 contient le deuxième paramètre
PUSH {R1,R2}

CMP R1, #0
BEQ un

MOV R2, R0

boucle

SUBS R1, R1, #1
BEQ fin

MUL R0, R0, R2
B boucle

un
MOV R0, #1

fin
POP {R1,R2}

; le résultat est stocké dans R0
BX LR
```

Réponse: il calcule $R0^{R1}$
(exponentielle)